

明 細 書

半導体装置

技術分野

[0001] 本発明は、半導体基板上にゲート絶縁膜を介してゲート電極が形成されたMOS構造の半導体装置に関する。

背景技術

[0002] 従来、MOS構造トランジスタのゲート電極材料として、ポリシリコン(Poly-Si)が用いられてきた。MOS構造トランジスタのしきい値電圧を制御する方法としては、チャネルドープと呼ばれるチャネル領域に不純物をドープする方法や、Poly-Si膜に不純物をドープする方法が一般的である。

[0003] しかしながら、半導体装置の微細化に伴い、チャネルドープでは、チャネル領域の不純物濃度の上昇がキャリアへ影響を及ぼすといった問題があり、また、Poly-Siドープでは、下地ゲート酸化膜への突き抜けによりPoly-Siと下地ゲート酸化膜との界面に空乏層が形成されることによって、ゲート電極動作時の電気特性の劣化や、ゲート酸化膜のさらなる薄膜化が困難となるといった問題がある。また、LSIの高集積化、高速化が進むにつれ、ゲート電極の低抵抗化が望まれており、Poly-Siではこのような要求を満たすことが困難であることから、ゲート電極材料としてより低抵抗のものが要求されるようになってきている。

[0004] そこで、ゲート電極材料として、空乏層が形成されず、より低抵抗のW(タンゲステン)系膜が検討されている。Wの仕事関数は、Si(シリコン)のミッド・ギャップよりも高いものとなってしまう。しかし、Siを含有させたWSi_xの仕事関数は、シリコンのミッド・ギャップ付近に位置させることができるので、p型トランジスタおよびn型トランジスタの両方のしきい値電圧を制御することができる。このため、CMOSデバイスのゲート電極材料として好適である。WSiXを用いたゲート電極構造としては、WSi_x単層からなるWSi_xゲート電極や、WSiX膜上にPoly-Si膜を積層したWSiX/Poly-Si積層ゲート電極が提案されている(例えば、特開平8-153804号公報、特開平10-303412号公報を参照)。

[0005] このようなW系膜の成膜方法としては、過去には物理的蒸着(PVD)が用いられていたが、近時は、高融点金属であるWを溶融する必要がなく、かつデバイスの微細化に十分対応可能な化学的蒸着(CVD)が用いられるようになってきている。

[0006] このようなCVD-W系膜は、成膜原料として例えば六フッ化タンゲステン(WF_6)ガスを用いて成膜されている。しかし、近年、デザインルールの微細化が益々進んでおり、このようなF(フッ素)含有ガスを使用すると、Fが下地ゲート酸化膜の膜質に影響を及ぼし、ゲート絶縁膜を劣化させるといった問題がある。

[0007] 一方、W系膜等の金属含有導電層上にPoly-Siやアモルファスシリコン等のシリコン膜を積層する金属／シリコン積層ゲート構造や、シリコン膜上にW系膜等の金属含有導電層を積層するシリコン／金属ゲート構造では、途中工程の高温プロセスにおいてシリコン膜中のSiが金属含有導電層へ拡散し、シリコン膜と金属含有導電層との界面のシリサイド化が進行してしまうといった問題がある。

発明の開示

[0008] 本発明はかかる事情に鑑みてなされたものであって、ゲート電極の低抵抗化とFによるゲート絶縁膜の劣化の解消とを実現しつつ、しきい値電圧の制御可能な半導体装置を提供することを目的とする。また、本発明は、金属含有導電層とシリコン膜との積層ゲート電極を有する半導体装置において、シリコン膜中のSiの金属含有導電層への拡散を有効に防止することができる半導体装置を提供することも目的とする。

[0009] 上記の課題を解決するために、本発明は、半導体基板と、この基板の上に形成されたゲート絶縁膜と、この絶縁膜の上に形成された金属化合物膜を有するゲート電極と、を備え、前記ゲート電極の金属化合物膜は、金属カルボニルを含有する原料と、Siを含有する原料、Nを含有する原料、およびCを含有する原料のうち少なくとも1つと、を用いたCVDにより形成され、前記金属カルボニル中の金属と、Si、NおよびCのうち少なくとも1つとを含む、ことを特徴とする半導体装置を提供する。

[0010] 本発明による金属化合物膜を有するゲート電極は、従来のポリシリコングート電極に比して低抵抗化が可能である。さらに、金属カルボニルを含有する原料を用いて金属化合物膜を形成するので、成膜原料としてF含有ガスを用いた場合のようにF拡散によるゲート絶縁膜の劣化を生じさせることができない。

[0011] また、金属化合物膜は、SiおよびNのうち少なくとも1つの含有量を変化させることでその仕事関数を変化させることができ、NおよびCのうち少なくとも1つの含有量を変化させることでシリコン膜に対するバリア性を変化させることができる。従って、本発明の半導体装置におけるゲート電極の金属化合物膜は、Si、NおよびCのうち少なくとも1つの含有量を変化させることで、仕事関数および／またはシリコン膜に対するバリア性を変化させることができる。これにより、所望の仕事関数および／またはバリア性を有するゲート電極を得ることができ、ひいては半導体装置全体の設計の自由度を向上させることができる。

[0012] 特に、金属化合物膜におけるSiおよびNのうち少なくとも1つの含有量を変化させることでその仕事関数を変化させ、ゲート電極のしきい値電圧を制御することができる。また特に、金属化合物膜におけるNおよびCのうち少なくとも1つの含有量を変化させることで、シリコン膜に対するバリア性を変化させ、シリコン膜中のSiの金属化合物膜への拡散を有効に防止することができる。

[0013] この場合、前記金属化合物膜に、n型不純物ないしp型不純物が導入することで、しきい値電圧の微調整を行ってもよい。

[0014] 前記ゲート電極は、前記金属化合物膜上に形成されたシリコン膜をさらに有することができ、そのシリコン膜中のSiの金属化合物膜への拡散を有効に防止することができる。

[0015] その場合、好ましくは、前記ゲート電極は、前記金属化合物膜と前記シリコン膜との間に形成されたバリア層をさらに有し、このバリア層は、金属カルボニルを含有する原料と、Nを含有する原料およびCを含有する原料のうち少なくとも1つとを用いたCVDにより形成され、前記金属カルボニル中の金属と、NおよびCのうち少なくとも1つを含む金属化合物からなる。

[0016] この場合、バリア層におけるNおよびCのうち少なくとも1つの含有量を変化させることで、そのシリコン膜に対するバリア性を変化させることができる。これにより、金属化合物膜の仕事関数および／またはバリア性とは別個に、バリア層のシリコン膜に対するバリア性を独立して変化させることができる。これにより、ゲート電極の、ひいては半導体装置全体の設計の自由度をより一層向上させることができる。

[0017] また本発明は、半導体基板と、この基板の上に形成されたゲート絶縁膜と、この絶縁膜の上に形成されたゲート電極と、を備え、前記ゲート電極は、金属含有導電層と、この導電層の上に形成されたバリア層と、このバリア層の上に形成されたシリコン膜と、を有し、前記バリア層は、金属カルボニルを含有する原料と、Nを含有する原料およびCを含有する原料のうち少なくとも1つとを用いて形成され、前記金属カルボニル中の金属と、NおよびCのうち少なくとも1つとを含む金属化合物からなる、ことを特徴とする半導体装置を提供する。

[0018] この場合も、バリア層におけるNおよびCのうち少なくとも1つの含有量を変化させることで、そのシリコン膜に対するバリア性を変化させることができる。これにより、シリコン膜中のSiの導電層への拡散を有効に防止して、導電層とシリコン膜界面でのシリサイド化を抑制することができる。なお、金属含有導電層の形成方法としては、CVDに限らず、PVD等の従来公知の方法を採用することができる。

[0019] 前記金属カルボニルを構成する金属は、W、Ni、Co、Ru、Mo、Re、Ta、およびTiよりなる群から選択される。

[0020] 例えば、前記金属カルボニルはW(CO)₆である。特に、W(CO)₆を含有する原料とSiを含有する原料とを用いて形成されたWシリサイド膜をゲート電極の金属化合物膜とする場合は、その仕事関数をシリコンのミッド・ギャップ付近に位置させることができる。このため、例えばCMOSデバイスのpMOS、nMOSの両方のトランジスタにおいて、しきい値電圧の制御が可能になる。

[0021] 前記Siを含有する原料は、シラン、ジシラン、およびジクロルシランよりなる群から選択される。

[0022] 前記Nを含有する原料は、アンモニアおよびモノメチルヒドラジンよりなる群から選択される。

[0023] 前記Cを含有する原料は、エチレン、アリルアルコール、ギ酸、およびテトラヒドロフランよりなる群から選択される。

図面の簡単な説明

[0024] [図1]は、本発明の第1の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[図2]は、W化合物膜中のSi, Nの組成比を変化させた場合の、仕事関数の変化を示すグラフである。

[図3]は、本発明の第2の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[図4]は、本発明の第3の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[図5]は、本発明の第4の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[図6]は、本発明の第5の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[図7]は、本発明のW化合物膜を成膜するためのCVD成膜装置の一例を示す断面図である。

発明を実施するための最良の形態

[0025] 以下、添付図面を参照して本発明の実施形態について具体的に説明する。

図1は、本発明の第1の実施形態に係る半導体装置の製造工程を説明するための断面図である。

まず、図1(a)に示すように、半導体基板であるSi基板1上に、ゲート絶縁膜としてのゲート酸化膜2を形成する。次いで、図1(b)に示すように、ゲート酸化膜2上に、WカルボニルガスであるW(CO)₆ガスと、Si含有ガスおよびN含有ガスのうち少なくとも1つとを用いたCVDによって、Wと、SiおよびNのうち少なくとも1つとを含むW化合物膜3aを形成する。ゲート酸化膜2およびW化合物膜3aの厚さは、例えば、それぞれ0.8~5nm、10~200nmである。その後、熱処理を経て、レジスト塗布、パターニング、エッチング等を行い、さらにイオン注入等によって不純物拡散領域10を形成する。これにより、図1(c)に示すように、Wと、SiおよびNのうち少なくとも1つとを含むW化合物膜3aからなるゲート電極3を有するMOS構造の半導体装置が形成される。

[0026] ゲート電極3を構成するW化合物膜3aは、成膜におけるW(CO)₆ガス、Si含有ガス、N含有ガスの流量や、基板温度、処理室内圧力等の成膜条件を制御することによりSi, Nの含有量を任意に変化させることができる。これにより任意の組成のWSi_x膜、

WN_x 膜およびこれらを複合した組成の化合物膜を形成することができる。

[0027] 図2に示すように、W化合物膜のSiおよびNの含有量を変化させることで仕事関数を変化させることができる。従って、このようにW化合物膜3aのSi, Nの含有量を任意に変化させることにより、所望の仕事関数を得ることが可能となり、所望のしきい値電圧に制御することができる。特にSi含有ガスを用いて WSi_x 膜を形成する場合には、W:Si=1:1. 3の組成比で、仕事関数をシリコンのミッド・ギャップである4. 6eVに位置させることができる。従って、例えばCMOSデバイスのpMOS, nMOSのいずれにおいても、しきい値電圧の制御を行うことができる。

[0028] また、ゲート電極3をW化合物膜3aで構成するので、従来のポリシリコンゲート電極に比してゲート電極の低抵抗化が可能である。また、W化合物膜3aの成膜ガスとして有機金属である $W(CO)_6$ ガスを用いるので、従来から用いられていた WF_6 のようにFを含んでおらず、Fの拡散による下地ゲート酸化膜の劣化を生じさせることもない。なお、Si含有ガスとしては、シラン、ジシラン、ジクロルシラン等を用いることができ、N含有ガスとしては、アンモニア、モノメチルヒドラジン等を用いることができる。また、必要に応じて、W化合物膜3aにP, As, B等の不純物イオンのイオン注入を行ってもよい。これにより、しきい値電圧の微調整を行うことができる。

[0029] 図3は、本発明の第2の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[0030] 第2の実施形態では、まず、Si基板1上にゲート酸化膜2を形成する。その後、図3(b)に示すように、ゲート酸化膜2上に、 $W(CO)_6$ ガスと、Si含有ガスおよびN含有ガスのうち少なくとも1つとを用いたCVDによって、Wと、SiおよびNのうち少なくとも1つとを含むW化合物膜4aを形成する。そして、図3(c)に示すように、W化合物膜4a上に、さらにポリシリコン(Poly-Si)膜4bを適宜の方法で成膜する。W化合物膜4aおよびPoly-Si膜4bの厚さは、例えば、それぞれ2ー100nm, 50ー200nmである。その後、熱処理を経て、レジスト塗布、パターニング、エッチング等を行い、さらにイオン注入等によって不純物拡散層10を形成する。これによって、図3(d)に示すように、W化合物膜4aとPoly-Si膜4bとからなる2層構造のゲート電極4を有するMOS構造の半導体装置が形成される。

[0031] ゲート電極4を構成するW化合物膜4aは、上記第1の実施形態と同様に、Si、Nの含有量を任意に変化させることにより、所望の仕事関数を得ることが可能となり、所望のしきい値電圧に制御することができる。特に、N含有ガスを用いてNを含むW化合物膜を形成する場合には、上層のPoly-Si膜4bに対するバリア性が生じる。これにより、Poly-Si膜4b中のSiのW化合物膜4aへの拡散を有効に防止して、界面のシリサイド化を抑制することができるという効果も得ることができる。また、ゲート電極4をW化合物膜4aで構成するので、従来のポリシリコンゲート電極に比してゲート電極の低抵抗化が可能である。また、W化合物膜4aの成膜ガスとしてW(CO)₆ガスを用いるので、Fの拡散による下地ゲート酸化膜の劣化を生じさせることもない。なお、Si含有ガスおよびN含有ガスとしては、上記第1の実施形態と同様のガスを用いることができる。また、必要に応じて、W化合物膜4aとPoly-Si膜4bとの積層膜にP、As、B等の不純物イオンのイオン注入を行ってもよい。

[0032] 図4は、本発明の第3の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[0033] 第3の実施形態では、まず、Si基板1上にゲート酸化膜2を形成する。その後、図4(b)に示すように、ゲート酸化膜2上に、W(CO)₆ガスと、Si含有ガス、N含有ガス、およびC含有ガスのうち少なくとも1つとを用いたCVDによって、Wと、Si、N、Cのうち少なくとも1つとを含むW化合物膜5aを形成する。そして、図4(c)に示すように、W化合物膜5a上に、さらにPoly-Si膜5bを適宜の方法で成膜する。W化合物膜5aおよびPoly-Si膜5bの厚さは、例えば、それぞれ2~100nm、50~200nmである。その後、熱処理を経て、レジスト塗布、パターニング、エッチング等を行い、さらにイオン注入等によって不純物拡散層10を形成する。これによって、図4(d)に示すように、W化合物膜5aとPoly-Si膜5bとからなる2層構造のゲート電極5を有するMOS構造の半導体装置が形成される。

[0034] ゲート電極5を構成するW化合物膜5aは、W化合物膜5aの成膜において、W(CO)₆ガス、Si含有ガス、N含有ガス、C含有ガスの流量や、基板温度、処理室内圧力等の成膜条件を制御することによりSi、N、Cの含有量を任意に変化させることができる。これにより、任意の組成のWSi_x膜、WN_x膜、WC_x膜、およびこれらを複合した組成の

化合物膜を形成することができる。上述したように、W化合物膜のSiおよびNの含有量を変化させることで仕事関数を変化させることができる。また、W化合物膜のN, Cの含有量を変化させることでPoly-Si膜に対するバリア性をも変化させることができる。従って、このようにW化合物膜5aのSi, N, Cの含有量を任意に変化させることにより、所望の仕事関数と所望のバリア性とを得ることが可能となり、所望のしきい値電圧と所望のバリア性とを兼備したゲート電極を得ることができる。

[0035] また、本実施形態においても、ゲート電極5をW化合物膜5aで構成するので、従来のポリシリコンゲート電極に比してゲート電極の低抵抗化が可能である。また、Wカルボニルを含有するガスを用いてW化合物膜を成膜するので、F拡散による下地ゲート絶縁膜の劣化を生じさせることがない。

[0036] なお、Si含有ガスおよびN含有ガスとしては、上記第1の実施形態と同様のガスを用いることができ、C含有ガスとしては、アリルアルコール、エチレン、ギ酸、テトラヒドロフラン等を用いることができる。また、必要に応じて、W化合物膜5aとPoly-Si膜5bとの積層膜にP、As、B等の不純物イオンのイオン注入を行ってもよい。

[0037] 図5は、本発明の第4の実施の形態に係る半導体装置の製造工程を説明するための断面図である。

[0038] 第4の実施形態では、まず、Si基板1上にゲート酸化膜2を形成する。その後、図5(b)に示すように、ゲート酸化膜2上に、W(CO)₆ガスと、Si含有ガスおよびN含有ガスのうち少なくとも1つとを用いたCVDによって、Wと、SiおよびNのうち少なくとも1つとを含む1層目のW化合物膜6aを形成する。そして、図5(c)に示すように、W化合物膜6a上に、W(CO)₆ガスとN含有ガスおよびC含有ガスのうち少なくとも1つとを用いたCVDによって、WとNおよびCのうち少なくとも1つとを含む、W化合物膜6aの組成とは異なる組成のW化合物膜6bを形成する。さらに、図5(d)に示すように、W化合物膜6b上に、Poly-Si膜6cを適宜の方法で成膜する。W化合物膜6a、W化合物膜6b、Poly-Si膜6cの厚さは、例えば、それぞれ2~100nm、2~100nm、50~200nmである。その後、熱処理を経て、レジスト塗布、パターニング、エッチング等を行い、さらにイオン注入等によって不純物拡散層10を形成する。これによって、図5(e)に示すように、W化合物膜6a、W化合物膜6b、Poly-Si膜6cとからなる3層構造のゲ

一ト電極6を有するMOS構造の半導体装置が形成される。

[0039] ゲート電極6のゲート酸化膜2に接する部分のW化合物膜6aは、上記第1の実施形態と同様に、Si, Nの含有量を任意に変化させることにより、所望の仕事関数を得ることが可能となり、所望のしきい値電圧に制御することができる。また、W化合物膜6aとPoly-Si膜6cとの間には、Wと、NおよびCのうち少なくとも1つとを含むW化合物膜6bが設けられている。このW化合物膜6bは、W化合物膜6aとPoly-Si膜6cとの反応を抑制するバリア層として機能するので、Poly-Si膜6c中のSiのW化合物膜6aへの拡散を有効に防止することができる。特に、C含有ガスを用いて形成されるCを含むW化合物は、Poly-Si膜に対するバリア性に優れるので、バリア層として好適である。本実施形態によれば、仕事関数とバリア性とを、要求に応じて別々に制御することができ、デバイス設計の自由度が向上する。なお、Si含有ガスおよびN含有ガスとしては、上記第1の実施形態と同様のガスを用いることができ、C含有ガスとしては、上記第3の実施形態と同様のガスを用いることができる。また、必要に応じて、W化合物膜6a、W化合物膜6bおよびPoly-Si膜6cの積層膜にP、As、B等の不純物イオンのイオン注入を行ってもよい。

[0040] 図6は、本発明の第5の実施形態に係る半導体装置の製造工程を説明するための断面図である。

[0041] 第5の実施形態は、金属含有導電層とPoly-Si膜との積層膜構造を有するゲート電極を有する半導体装置において、Poly-Si膜中のSiの導電層への拡散を防止するものである。第5の実施形態では、まず、図6(a)に示すように、半導体基板であるSi基板1上に、ゲート酸化膜2を形成する。次いで、ゲート酸化膜2上に、金属含有導電層としてのW系膜7aを形成する。このW系膜7aの成膜は、CVDに限らず、PVD等の従来公知の方法でもよい。次いで、図6(c)に示すように、W系膜7a上に、W(CO)₆ガスと、N含有ガスおよびC含有ガスのうち少なくとも1つとを用いたCVDによって、Wと、NおよびCのうち少なくとも1つとを含むW化合物からなるバリア層7bを形成する。さらに、図6(d)に示すように、バリア層7b上に、Poly-Si膜7cを適宜の方法で成膜する。W系膜7a、バリア層7b、Poly-Si膜7cの厚さは、例えば、それぞれ2~100nm、2~100nm、50~200nmである。その後、熱処理を経て、レジスト塗布、パタ

ーニング、エッティング等を行い、さらにイオン注入等によって不純物拡散層10を形成する。これによって、図6(e)に示すように、W系膜7a、バリア層7b、Poly-Si膜7cとからなる3層構造のゲート電極7を有するMOS構造の半導体装置が形成される。

[0042] このように、ゲート電極5は、W系膜7aとPoly-Si膜7cとの間に、Wと、NおよびCのうち少なくとも1つとを含むW化合物からなるバリア層7bを設けることにより、Poly-Si膜7c中のSiのW系膜7aへの拡散を有効に防止することができる。特に、C含有ガスを用いて形成されるCを含むW化合物は、Poly-Si膜に対するバリア性に優れるので、バリア層として好適である。なお、N含有ガスとしては上記第1の実施形態と同様のガスを用いることができ、C含有ガスとしては上記第3の実施形態と同様のガスを用いることができる。金属含有導電層としては、W系膜7aに限定されず、Poly-Si膜と反応しやすい単体金属膜または金属化合物膜を用いる場合には、同様の効果を得ることができる。また、本実施形態では、W系膜7a上にPoly-Si膜7cを積層する場合を例に説明したが、Poly-Si膜上に金属含有導電層を積層する場合にも同様の効果を得ることができる。

[0043] 次に、上記W化合物膜をW(CO)₆ガスと、Si含有ガス、N含有ガスおよびC含有ガスのうち少なくとも1つとを用いたCVDにより成膜する際の成膜方法および成膜装置の好適な例について説明する。

[0044] 図7は、W化合物膜の成膜を実施するためのCVD成膜装置の一例を模式的に示す断面図である。

[0045] この成膜装置100は、気密に構成された略円筒状の処理容器21を有している。処理容器21の底壁21bの中央部には円形の開口部42が形成されている。処理容器21の底壁21bには、開口部42を通じて互いに内部が連通した排気容器43が接続されている。処理容器21内には、半導体基板であるウエハ8を水平に支持するためのAIN等のセラミックスからなるサセプタ22が設けられている。このサセプタ22は、排気容器43の底部中央から上方に延びる円筒状の支持部材23により支持されている。サセプタ22の外縁部にはウエハ8をガイドするためのガイドリング24が設けられている。また、サセプタ22には抵抗加熱型のヒーター25が埋め込まれている。このヒーター25は、電源26からの給電によりサセプタ22を加熱し、その熱でウエハ8を加熱す

る。この熱により、後述のように、処理容器21内に導入されたW(CO)₆ガスが熱分解される。ヒーター電源26にはコントローラー(図示せず)が接続されており、これにより図示しない温度センサーの信号に応じてヒーター25の出力が制御される。また、処理容器21の壁にもヒーター(図示せず)が埋め込まれており、処理容器21の壁を40～80°C程度に加熱するようになっている。

[0046] サセプタ22には、ウエハ8を支持して昇降させるための3本(2本のみ図示)のウエハ支持ピン46が、サセプタ22の表面に対して突出／没入可能に設けられている。これらウエハ支持ピン46は支持板47に固定されている。そして、ウエハ支持ピン46は、エアシリンダ等の駆動機構48により支持板47を介して昇降される。

[0047] 処理容器21の天壁21aには、シャワーヘッド30が設けられている。このシャワーヘッド30の下部には、サセプタ22に向けてガスを吐出するための多数のガス吐出孔30bが形成されたシャワープレート30aが配置されている。シャワーヘッド30の上壁には、シャワーヘッド30内にガスを導入するガス導入口30cが設けられている。このガス導入口30cに、WカルボニルガスであるW(CO)₆ガスを供給する配管32の一端が接続されている。また、ガス導入口30cには、Si含有ガスであるシラン(SiH₄)ガス、N₂含有ガスであるアンモニア(NH₃)ガス、およびC含有ガスであるエチレン(C₂H₄)ガスを供給する配管81の一端も接続されている。また、シャワーヘッド30の内部には拡散室30dが形成されている。シャワープレート30aには、冷媒供給源30fから冷却水等の冷媒が供給される同心円状の冷媒流路30eが設けられている。これにより、シャワーヘッド30内でのW(CO)₆ガスの分解を防止するために、シャワーヘッド30内の温度を20～100°Cに制御することができるようになっている。

[0048] 配管32の他端は、金属カルボニル原料である固体状のW(CO)₆原料Sが収容されたW原料容器33に挿入されている。W原料容器33の周囲にはヒーター33aが設けられている。W原料容器33には、キャリアガス配管34が挿入されている。キャリアガス供給源35から配管34を通じて、キャリアガス、例えばArガスをW原料容器33に吹き込む。一方、W原料容器33内の固体状のW(CO)₆原料Sは、ヒーター33aにより加熱されて昇華し、W(CO)₆ガスとなる。このW(CO)₆ガスがキャリアガスと共に配管32を通じて拡散室30dへ供給される。なお、配管34にはマスフローコントローラ36

と、その前後のバルブ37a, 37bが設けられている。また、配管32には、例えばW(CO)₆ガスの量に基づいてその流量を把握するための流量計65と、その前後のバルブ37c, 37dとが設けられている。また、流量計65の下流側において、配管32にプリフローライン61が接続されている。このプリフローライン61は後述する排気管44に接続されている。さらに、プリフローライン61には、配管32との分岐部の直下流にバルブ62が設けられている。配管32, 34, 61の周囲にはヒーター(図示せず)が設けられており、W(CO)₆ガスの固化しない温度、例えば20~100°C、好ましくは25~60°Cに制御される。

[0049] また、配管32の途中には、ページガス配管38を介してページガス供給源39が接続されている。ページガス供給源39は、ページガスとして、例えばArガス、Heガス、N₂ガス等の不活性ガスやH₂ガス等を供給するようになっている。このページガスにより配管32の残留成膜ガスの排気や処理容器21内のページを行う。なお、ページガス配管38にはマスフローコントローラ40およびその前後のバルブ41a, 41bが設けられている。

[0050] 一方、配管81の他端は、ガス供給系80に繋がっている。ガス供給系80は、SiH₄ガスを供給するSiH₄ガス供給源82、NH₃ガスを供給するNH₃ガス供給源83、およびC₂H₄ガスを供給するC₂H₄ガス供給源84を有している。各ガス供給源82, 83, 84には、それぞれガスライン85, 86, 87が接続されている。ガスライン85にはマスフローコントローラ88およびその前後のバルブ91が設けられ、ガスライン86にはマスフローコントローラ89およびその前後のバルブ92が設けられ、ガスライン87にはマスフローコントローラ90およびその前後のバルブ93が設けられている。また、各ガスラインは、配管81を介して拡散室30dに接続されている。なお、配管81には、プリフローライン95が接続され、このプリフローライン95は後述する排気管44に接続されている。さらに、プリフローライン95には、配管81との分岐部の直下流にバルブ95aが設けられている。

[0051] また、配管81の途中には、ページガス配管97を介してページガス供給源96が接続されている。ページガス供給源96は、ページガスとして、例えばArガス、Heガス、N₂ガス等の不活性ガスやH₂ガス等を供給する。このページガスにより配管81の残留

成膜ガスの排気や処理容器21内のページを行う。なお、ページガス配管97には、マスフローコントローラ98およびその前後のバルブ99が設けられている。

[0052] 各マスフローコントローラ、各バルブ、および流量計65は、コントローラ60によって制御される。これにより、キャリアガス、W(CO)₆ガス、SiH₄ガス、NH₃ガス、C₂H₄ガス、およびページガスの供給・停止およびこれらのガスの流量を所定の流量に制御するようになっている。処理容器21のガス拡散室30dへ供給されるW(CO)₆ガスの流量は、流量計65の検出値に基づいてキャリアガスの流量をマスフローコントローラ36により制御することにより制御される。

[0053] 上記排気容器43の側面には、排気管44を介して、高速真空ポンプを含む排気装置45が接続されている。この排気装置45を作動させることにより、処理容器21内のガスを、排気容器43の空間43a内へ均一に排出し、排気管44を介して外部へ排気する。これにより、処理容器21内を、所定の真空中度まで高速に減圧することが可能となっている。

[0054] 処理容器21の側壁には、成膜装置100に隣接する搬送室(図示せず)との間でウエハ8の搬入出を行うための搬入出口49と、この搬入出口49を開閉するゲートバルブ50とが設けられている。

[0055] このような成膜装置を用いたW化合物膜の成膜は、次のような手順で行われる。まず、ゲートバルブ50を開にした搬入出口49を通じて、予め表面にゲート酸化膜が形成されたウエハ8を、処理容器21内に搬入しサセプタ22上に載置する。次いで、ヒーター25によりサセプタ22を加熱してその熱によりウエハ8を加熱する。また、排気装置45の真空ポンプにより処理容器21内を排気して、処理容器21内の圧力を6.7Pa以下に真空排気する。この際のウエハ8の加熱温度は、100～600°Cであることが望ましい。

[0056] 次いで、バルブ37a, 37bを開にして、固体状のW(CO)₆原料Sが収容されたW原料容器33にキャリアガス供給源35からキャリアガス、例えばArガスを吹き込む。また、W(CO)₆原料Sをヒーター33aにより加熱してW(CO)₆ガスを発生させる。次いで、バルブ37cおよびバルブ62を開けて、W(CO)₆ガスをプリフローライン61を通じて排気するプリフローを行う。このプリフローを所定時間行うことで、W(CO)₆ガスの流量

を安定させる。次いで、バルブ62を閉じると同時にバルブ37dを開けて、W(CO)₆ガスを配管32へ導入し、ガス導入口30cを経てガス拡散室30dに供給する。この際の処理容器21内の圧力は0.01～500Paであることが望ましい。なお、キャリアガスはArガスに限らず他のガスを用いてもよく、N₂ガス、H₂ガス、Heガス等が用いられる。

[0057] 一方、W(CO)₆ガスのガス拡散室30dへの供給とタイミングを合わせて、SiH₄ガス、NH₃ガス、およびC₂H₄ガスのうち少なくとも1つをガス拡散室30dへ供給する。まず、供給しようとするガスをプリフローライン95を通じて排気するプリフローを行う。このプリフローを所定時間行うことで、当該ガスの流量を安定させる。その後、W(CO)₆ガスのガス拡散室30dへの供給とタイミングを合わせて、当該ガスを配管81を通じてガス拡散室30dへ供給する。

[0058] W(CO)₆ガス、ならびにSiH₄ガス、NH₃ガス、およびC₂H₄ガスのうち少なくとも1つのガスをガス拡散室30dへ供給する際には、これらガスがそれぞれ所定の流量に維持される。例えば、W(CO)₆ガスの流量は0.0001～0.5L/min、SiH₄ガスの流量は0.001～1L/min、NH₃ガスの流量は0.001～1L/min、C₂H₄ガスの流量は0.001～1L/minの範囲に制御される。

[0059] ガス拡散室30dへ供給されたW(CO)₆ガスと、SiH₄ガス、NH₃ガス、およびC₂H₄ガスのうち少なくとも1つとは、拡散室30d内で拡散されて、シャワープレート30aのガス吐出孔30bより処理容器21内のウェハ8表面に向けて均一に供給される。これにより、加熱されたウェハ8表面で、W(CO)₆が熱分解して生じたWと、SiH₄ガス、NH₃ガス、C₂H₄ガスのSi、N、Cとが反応し、所望のW化合物膜が形成される。SiH₄ガス、NH₃ガス、またはC₂H₄ガスをそれぞれ単独で用いた場合には、それぞれWSi_x、WN_x、WC_xが形成される。2種以上のガスを用いた場合には、これらが複合化した組成の化合物が形成される。処理容器21内に導入するガス種および/またはガス流量、基板温度、処理処理容器内圧力等の成膜条件を制御することにより、W化合物膜の組成を任意に変化させることができ、形成されるW化合物膜の特性を制御することができる。すなわち、W(CO)₆ガスと、SiH₄ガス、NH₃ガス、およびC₂H₄ガスのうち少なくとも1つとを用いて、これらの流量や成膜条件を制御することにより、W化合物膜の仕事関数を制御してしきい値電圧を制御することができるとともに、所望のバリア性

を得ることができる。

[0060] 所定の膜厚のW化合物膜が形成された時点で、各ガスの供給を停止する。その後、ページガス供給源39、96からページガスを処理容器21内に導入して残留成膜ガスをページし、ゲートバルブ50を開いて搬入出口49からウェハ8を搬出する。

[0061] また、図5のようなW化合物膜の積層膜構造は、図7の装置を用いて、次のような手順で形成される。まず、 $W(CO)_6$ ガスと、 SiH_4 ガスおよび NH_3 ガスのうち少なくとも1つのガスとを所定の流量比で供給して1層目のW化合物膜6aを成膜する。そして、所定の膜厚のW化合物膜6aが形成された時点でガスの供給を停止し、処理容器内のページを行う。その後、 $W(CO)_6$ ガスと、 SiH_4 ガスおよび NH_3 ガスのうち少なくとも1つのガスとを所定の流量比で供給して、2層目のW化合物膜(バリア層)6bを成膜する。このように、1層目のW化合物膜の成膜時と2層目のW化合物膜の成膜時とで、処理容器内に導入するガス種や、各ガスの流量、基板温度、処理容器内圧力等の成膜条件を異ならせることにより、互いに組成の異なる2層のW化合物膜を一つの処理容器内で連続して成膜することができる。これにより、極めて効率よく、しかも酸化等の不都合が生じることなく、W化合物膜の積層膜構造を形成することができる。

[0062] なお、上記実施形態では、ゲート電極に用いる金属化合物膜およびバリア層として、金属カルボニルとして $W(CO)_6$ を用いてWを含むW化合物膜を形成する場合について説明したが、本発明はこれに限定されない。例えば、本発明は金属カルボニルとして $W(CO)_6$ 、 $Ni(CO)_4$ 、 $Co_2(CO)_8$ 、 $Ru_3(CO)_{12}$ 、 $Mo(CO)_6$ 、 $Re_2(CO)_{10}$ 、 $Ta(CO)_6$ 、 $Ti(CO)_6$ から選択される少なくとも1つを用いてW、Ni、Co、Ru、Mo、Re、Ta、およびTiのうち少なくとも1つを含む金属化合物膜を形成する場合に有効である。また、CVDにより金属化合物膜を形成するための成膜原料としては、ガスに限らず液体原料や固体原料であってもよい。さらにまた、ゲート電極の積層膜構造にPoly-Si膜を用いる場合について説明したが、Poly-Siに限定されずアモルファスシリコン等のシリコン膜であってもよい。

[0063] また、上記実施形態では、組成の異なる2層のW化合物膜の積層膜を同一処理室内で形成して積層膜とする場合について説明したが、本発明はこれに限定されない

。すなわち、同一処理室内で形成する積層膜は2層に限らず、3層以上であってもよい。また、積層される複数の膜のうち1つ以上が金属カルボニル中の金属からなる金属膜であればよい。このような金属膜は、ゲート電極に用いることによりその低抵抗化を図ることができる。

[0064] さらにまた、上記実施形態では、半導体基板としてSi基板を用いた場合について説明したが、これに限らずSOI基板等の他の基板にも適用することが可能である。

請求の範囲

[1] 半導体基板と、
この基板の上に形成されたゲート絶縁膜と、
この絶縁膜の上に形成された金属化合物膜を有するゲート電極と、
を備え、
前記ゲート電極の金属化合物膜は、
金属カルボニルを含有する原料と、
Siを含有する原料、Nを含有する原料、およびCを含有する原料のうち少なくとも1つと、
を用いたCVDにより形成され、前記金属カルボニル中の金属と、Si、NおよびCのうち少なくとも1つとを含む、ことを特徴とする半導体装置。

[2] 前記金属カルボニルを構成する金属は、W、Ni、Co、Ru、Mo、Re、Ta、およびTiよりなる群から選択される、ことを特徴とする請求項1記載の半導体装置。

[3] 前記金属カルボニルはW(CO)₆である、ことを特徴とする請求項1記載の半導体装置。

[4] 前記Siを含有する原料は、シラン、ジシラン、およびジクロルシランよりなる群から選択される、ことを特徴とする請求項1記載の半導体装置。

[5] 前記Nを含有する原料は、アンモニアおよびモノメチルヒドラジンよりなる群から選択される、ことを特徴とする請求項1記載の半導体装置。

[6] 前記Cを含有する原料は、エチレン、アリルアルコール、ギ酸、およびテトラヒドロフランよりなる群から選択される、ことを特徴とする請求項1記載の半導体装置。

[7] 前記金属化合物膜に、n型不純物ないしp型不純物が導入されている、ことを特徴とする請求項1記載の半導体装置。

[8] 前記ゲート電極は、前記金属化合物膜上に形成されたシリコン膜をさらに有する、ことを特徴とする請求項1記載の半導体装置。

[9] 前記ゲート電極は、前記金属化合物膜と前記シリコン膜との間に形成されたバリア層をさらに有し、
このバリア層は、金属カルボニルを含有する原料と、Nを含有する原料およびCを

含有する原料のうち少なくとも1つとを用いたCVDにより形成され、前記金属カルボニル中の金属と、NおよびCのうち少なくとも1つとを含む金属化合物からなる、ことを特徴とする請求項8記載の半導体装置。

[10] 半導体基板と、
この基板の上に形成されたゲート絶縁膜と、
この絶縁膜の上に形成されたゲート電極と、
を備え、
前記ゲート電極は、
金属含有導電層と、
この導電層の上に形成されたバリア層と、
このバリア層の上に形成されたシリコン膜と、
を有し、
前記バリア層は、金属カルボニルを含有する原料と、Nを含有する原料およびCを含有する原料のうち少なくとも1つとを用いて形成され、前記金属カルボニル中の金属と、NおよびCのうち少なくとも1つとを含む金属化合物からなる、ことを特徴とする半導体装置。

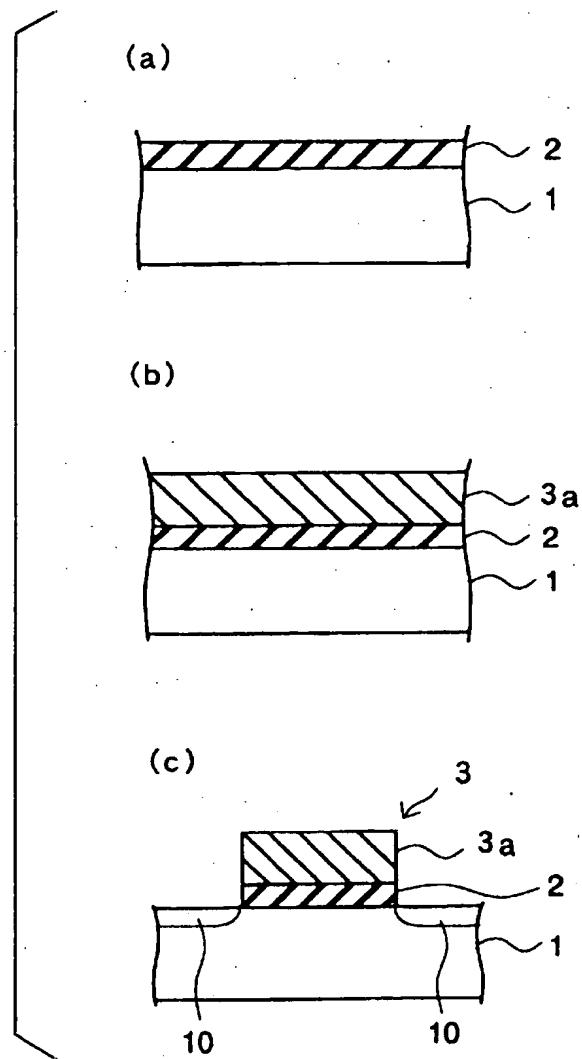
[11] 前記金属カルボニルを構成する金属は、W、Ni、Co、Ru、Mo、Re、Ta、およびTiよりなる群から選択される、ことを特徴とする請求項10記載の半導体装置。

[12] 前記金属カルボニルはW(CO)₆である、ことを特徴とする請求項10記載の半導体装置。

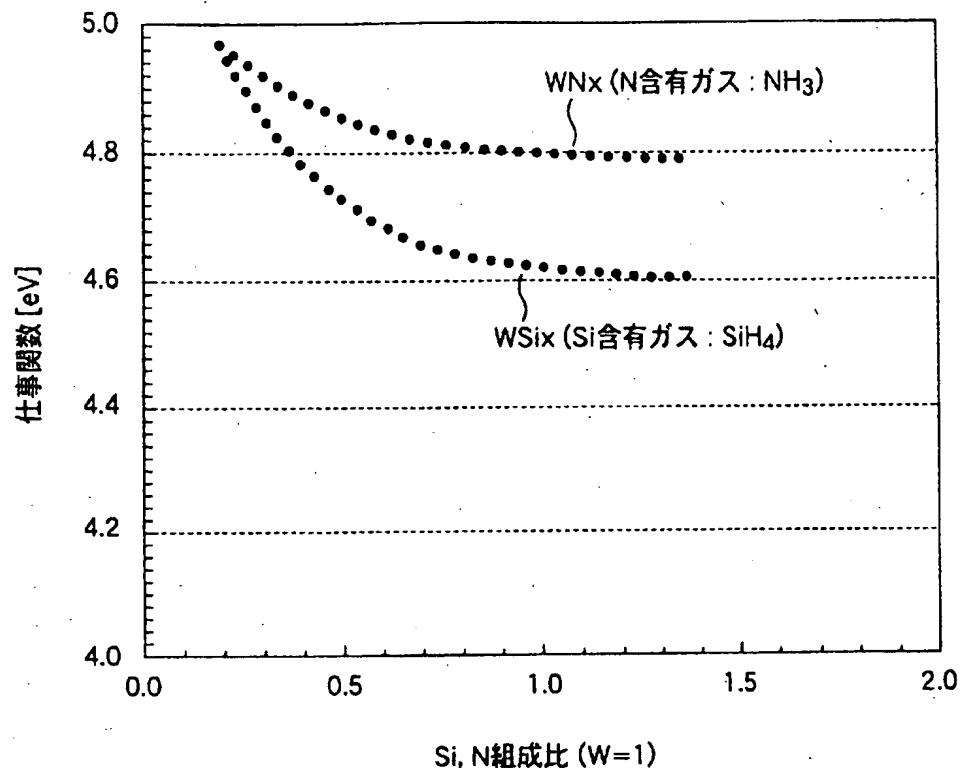
[13] 前記Nを含有する原料は、アンモニアおよびモノメチルヒドラジンよりなる群から選択される、ことを特徴とする請求項10記載の半導体装置。

[14] 前記Cを含有する原料は、エチレン、アリルアルコール、ギ酸、およびテトラヒドロフランよりなる群から選択される、ことを特徴とする請求項10記載の半導体装置。

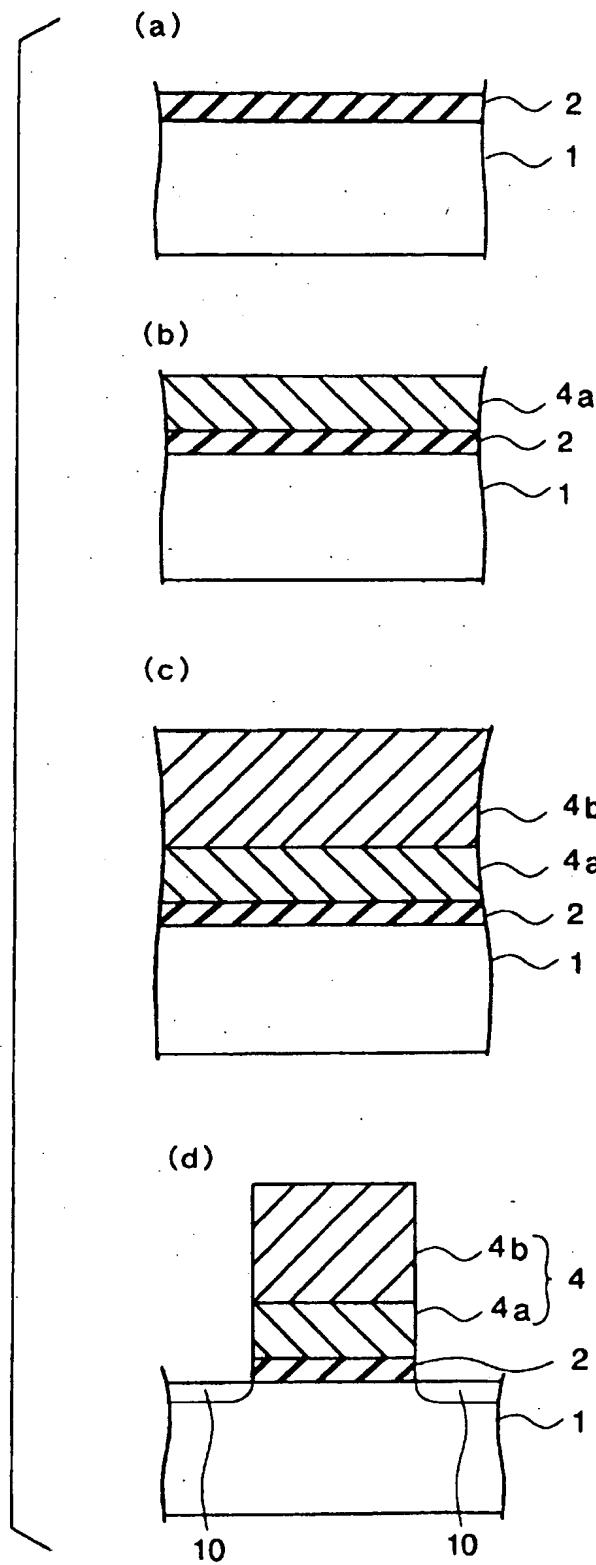
[図1]



[図2]

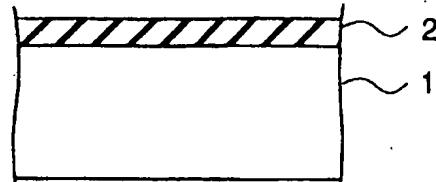


[図3]

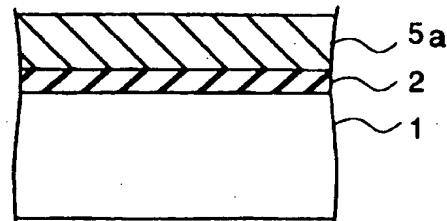


[図4]

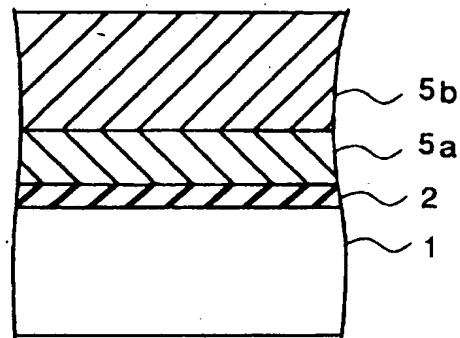
(a)



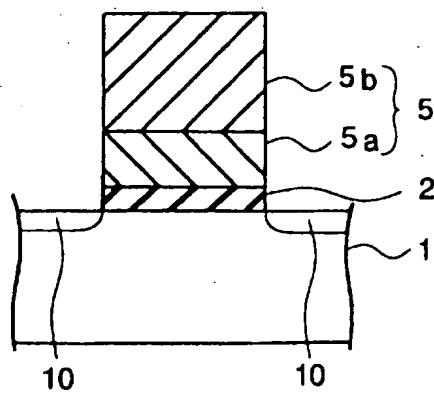
(b)



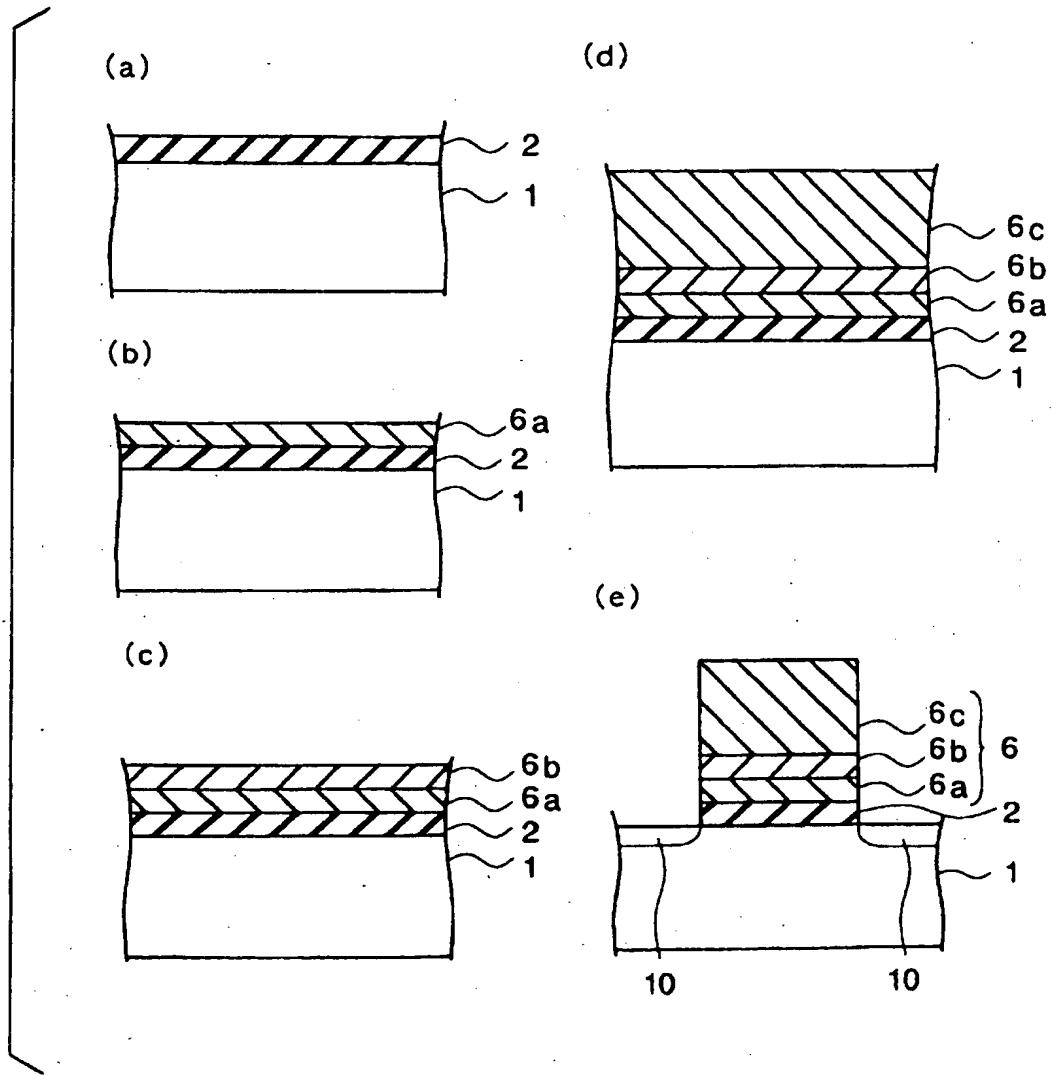
(c)



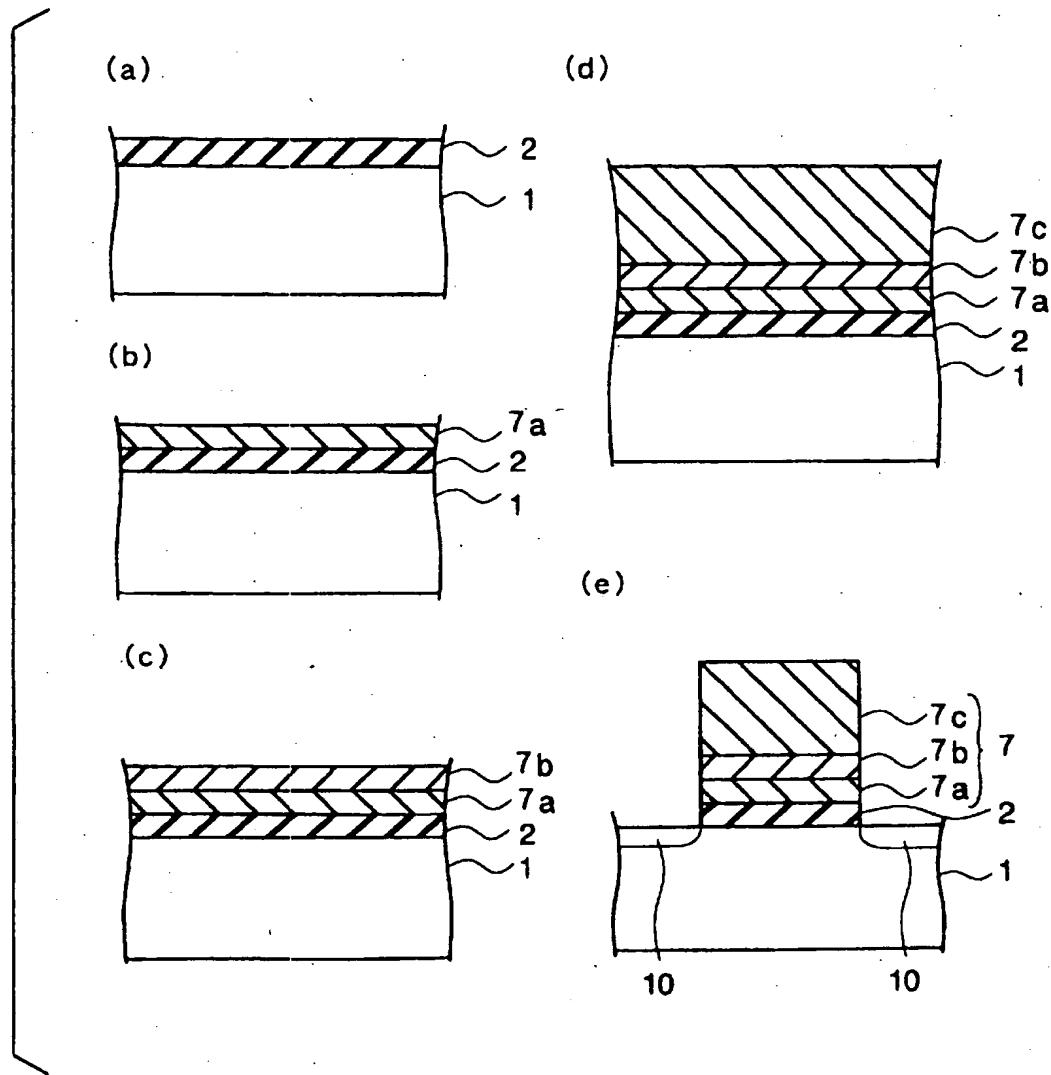
(d)



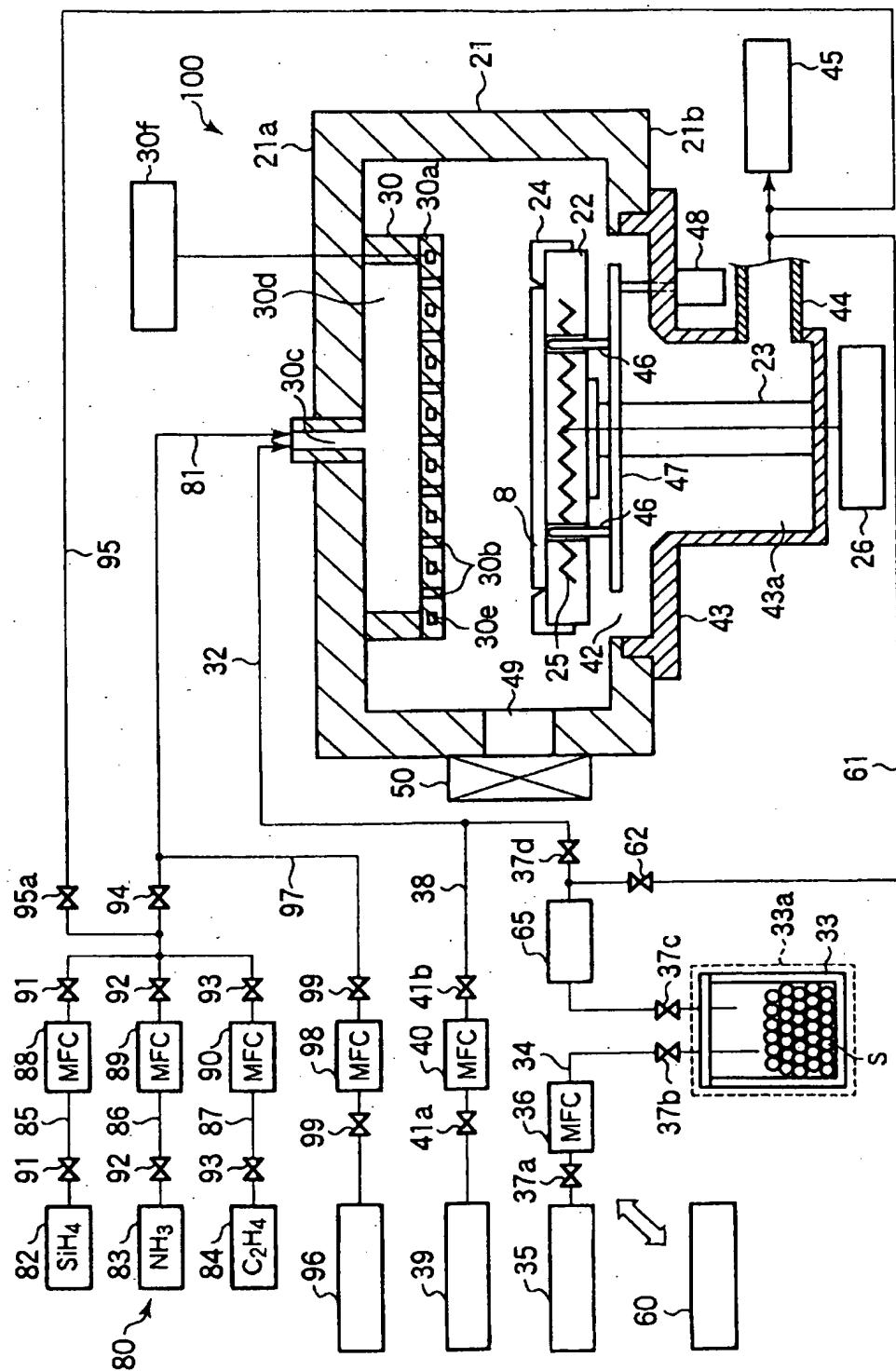
[図5]



[図6]



[7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/001245

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H01L29/423, 21/28, 21/285, 29/49, 29/78

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H01L29/423, 21/28, 21/285, 29/49, 29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-265992 A (Siemens AG.), 28 September, 1999 (28.09.99), Par. Nos. [0023] to [0026]; Fig. 2 & EP 932186 A2 & US 6130145 A	1-4, 7
Y		5, 8-13
A		6, 14
Y	JP 10-303412 A (Sony Corp.), 13 November, 1998 (13.11.98), Par. Nos. [0037] to [0038]; Fig. 3 (Family: none)	5, 8-13
A		6, 14
Y	JP 11-135455 A (Texas Instruments Inc.), 21 May, 1999 (21.05.99), Par. Nos. [0011], [0023] & EP 899779 A2 & US 5913145 A	5, 8-13
A		6, 14

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
12 April, 2005 (12.04.05)

Date of mailing of the international search report
26 April, 2005 (26.04.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.